

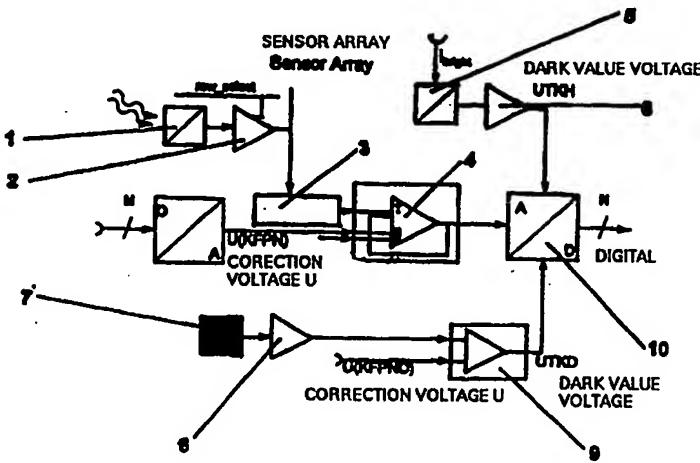
PCT

WELTORGANISATION FÜR GEISTIGES EIGENTUM
Internationales Büro



INTERNATIONALE ANMELDUNG VERÖFFENTLICH NACH DEM VERTRAG ÜBER DIE
INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES PATENTWESENS (PCT)

(51) Internationale Patentklassifikation ⁶ : H04N 5/217, 3/15		A1	(11) Internationale Veröffentlichungsnummer: WO 99/03262 (43) Internationales Veröffentlichungsdatum: 21. Januar 1999 (21.01.99)
<p>(21) Internationales Aktenzelchen: PCT/DE97/02528</p> <p>(22) Internationales Anmeldedatum: 30. Oktober 1997 (30.10.97)</p> <p>(30) Prioritätsdaten: 197 29 001.9 7. Juli 1997 (07.07.97) DE</p> <p>(71) Anmelder (<i>für alle Bestimmungsstaaten ausser US</i>): INSTITUT FÜR MIKROELEKTRONIK STUTTGART [DE/DE]; All- mending 30a, D-70559 Stuttgart (DE).</p> <p>(72) Erfinder; und</p> <p>(75) Erfinder/Anmelder (<i>nur für US</i>): APEL, Uwe [DE/DE]; Talstrasse 2, D-72666 Neckartailfingen (DE). SEGER, Ulrich [DE/DE]; (DE). GRAF, Heinz-Gerd [DE/DE]; Im Dobel 10, D-71106 Magstadt (DE). POSTEL, Udo [DE/DE]; Leutewitzerstrasse 20, D-01157 Dresden (DE). SCHÖNHERR, Hans-Jörg [DE/DE]; Hainichener Strasse 14, D-01159 Dresden (DE). ARMBRUSTER, Armin [DE/DE]; Plettenbergstrasse 71, D-72172 Sulz-Kastell (DE).</p> <p>(74) Anwalt: RÖSLER, Uwe; München – Rösler, Wil- helm-Mayr-Strasse 11, D-80689 München (DE).</p>		<p>(81) Bestimmungsstaaten: US, europäisches Patent (AT, BE, CH, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE).</p> <p>Veröffentlicht <i>Mit internationalem Recherchenbericht.</i></p>	
<p>(54) Title: METHOD AND CIRCUIT CONFIGURATION FOR COMPENSATING VARIATIONS IN THE CMOS IMAGE SENSORS RESULTING FROM TEMPERATURE, VOLTAGE AND PRODUCTION</p> <p>(54) Bezeichnung: VERFAHREN UND SCHALTUNGSANORDNUNG ZUR KOMPENSATION TEMPERATUR-, SPANNUNGS- SOWIE HERSTELLUNGSBEDINGTER SCHWANKUNGEN BEI CMOS-BILDSSENSOREN</p> <p>(57) Abstract</p> <p>Disclosed are a method and a circuit configuration designed to compensate variations resulting from temperature, voltage and production by means of CMOS image sensors which are exposed to radiation and generate, depending on the radiation intensity, electrical output signals below a logarithmic curve. The inventive method comprises the following steps: at least two reference CMOS sensors, which are maintained at the same temperature as the CMOS image sensors to be compensated but are not irradiated, are used to generate two reference signals, one of which corresponds to a reference dark value and the other, as a result of electric power application thereupon, to a reference light value. The reference signals are amplified separately from each other in such a way that the amplification conditions are identical to those needed for amplifying the output signals to be compensated. Said reference signals are sent to an A/D converter with a thermal regime identical to that of the electrical output signals from the CMOS image sensors to be compensated. For each CMOS image sensor point at least one correction value is stored in a memory unit. The correction value, which enables variations resulting from temperature, voltage and production to be compensated, is fed into the system to correct the output signal to be compensated and obtain FPN=(fixed-pattern-noise)-corrected output signals. The FPN-corrected output signals and the reference signals received are fed to the A/D converter, where the output signals from the CMOS image sensors are compensated and converted into digital signals. The circuit configuration according to the invention is so designed as to allow implementation of the method described.</p>			



(57) Zusammenfassung

Beschrieben wird ein Verfahren und eine Schaltungsanordnung zur Kompensation temperatur-, spannungs- sowie herstellungsbedingter Schwankungen bei CMOS-Bildsensoren, die mit Strahlung beaufschlagt werden und in Abhängigkeit der Bestrahlungsstärke elektrische Ausgangssignale generieren, die einer logarithmischen Kennlinie unterliegen. Das erfindungsgemäße Verfahren zeichnet sich durch die Kombination der folgenden Verfahrensschritte aus: Mittels wenigstens zweier Referenz-CMOS-Sensoren, die auf gleichem Temperaturniveau gehalten werden, wie die zu kompensierenden CMOS-Bildsensoren, jedoch nicht bestrahlt werden, werden zwei Referenzsignale generiert, von denen einer einem Referenz-Dunkelwert und der andere, durch Beaufschlagen mittels elektrischem Strom, einem Referenz-Hellwert entspricht. Die generierten Referenzsignale werden getrennt voneinander derart verstärkt, daß die Verstärkungsbedingungen identisch mit der Verstärkung der zu kompensierenden Ausgangssignale sind. Die Referenzsignale werden mit einem zu den elektrischen Ausgangssignalen der zu kompensierenden CMOS-Bildsensoren identischen Temperaturgang einem A/D-Wandler zugeführt. In einer Speichereinheit ist für jeden einzelnen zu kompensierenden CMOS-Bildsensorpunkt wenigstens ein Korrekturwert abgespeichert, der zur Kompensation herstellungsbedingter Schwankungen geeignet ist und zur Korrektur auf das jeweilige zu kompensierende Ausgangssignal beaufschlagt wird, so daß FPN (=fixed pattern noise)-korrigierte Ausgangssignale gewonnen werden. Die FPN-korrigierten Ausgangssignale sowie die erhaltenen Referenzsignale werden dem A/D-Wandler zugeführt, in dem die Ausgangssignale des CMOS-Bildsensors kompensiert und in digitale Signale umgesetzt werden. Die erfindungsgemäße Schaltungsanordnung dient der Durchführung des Verfahrens.

LEDIGLICH ZUR INFORMATION

Codes zur Identifizierung von PCT-Vertragsstaaten auf den Kopfbögen der Schriften, die internationale Anmeldungen gemäß dem PCT veröffentlichen.

AL	Albanien	ES	Spanien	LS	Lesotho	SI	Slowenien
AM	Armenien	FI	Finnland	LT	Litauen	SK	Slowakei
AT	Österreich	FR	Frankreich	LU	Luxemburg	SN	Senegal
AU	Australien	GA	Gabun	LV	Lettland	SZ	Swasiland
AZ	Aserbaidschan	GB	Vereinigtes Königreich	MC	Monaco	TD	Tschad
BA	Bosnien-Herzegowina	GE	Georgien	MD	Republik Moldau	TG	Togo
BB	Barbados	GH	Ghana	MG	Madagaskar	TJ	Tadschikistan
BE	Belgien	GN	Guinea	MK	Die ehemalige jugoslawische Republik Mazedonien	TM	Turkmenistan
BF	Burkina Faso	GR	Griechenland	ML	Mali	TR	Türkei
BG	Bulgarien	HU	Ungarn	MN	Mongolei	TT	Trinidad und Tobago
BJ	Benin	IE	Irland	MR	Mauretanien	UA	Ukraine
BR	Brasilien	IL	Israel	MW	Malawi	UG	Uganda
BY	Belarus	IS	Island	MX	Mexiko	US	Vereinigte Staaten von Amerika
CA	Kanada	IT	Italien	NE	Niger	UZ	Usbekistan
CF	Zentralafrikanische Republik	JP	Japan	NL	Niederlande	VN	Vietnam
CG	Kongo	KE	Kenia	NO	Norwegen	YU	Jugoslawien
CH	Schweiz	KG	Kirgisistan	NZ	Neuseeland	ZW	Zimbabwe
CI	Côte d'Ivoire	KP	Demokratische Volksrepublik Korea	PL	Polen		
CM	Kamerun			PT	Portugal		
CN	China	KR	Republik Korea	RO	Rumänien		
CU	Kuba	KZ	Kasachstan	RU	Russische Föderation		
CZ	Tschechische Republik	LC	St. Lucia	SD	Sudan		
DE	Deutschland	LI	Liechtenstein	SE	Schweden		
DK	Dänemark	LK	Sri Lanka	SG	Singapur		
EE	Estland	LR	Liberia				

Verfahren und Schaltungsanordnung zur Kompensation temperatur-, spannungs- sowie herstellungsbedingter Schwankungen bei CMOS-Bildsensoren

Technisches Gebiet

Die Erfindung bezieht sich auf ein Verfahren sowie eine Schaltungsanordnung zur Kompensation temperatur-, spannungs- sowie herstellungsbedingter Schwankungen bei CMOS-Bildsensoren, die mit Strahlung beaufschlagt werden und in Abhängigkeit der Bestrahlungsstärke elektrische Ausgangssignale generieren, die einer logarithmischen Kennlinie unterliegen.

Stand der Technik

In den Veröffentlichungen „A 128 x 128- Pixel Standard- CMOS Image Sensor with Electronic Shutter“, Chye Huat Aw and Bruce A. Wooley, IEEE JOURNAL OF SOLID- STATE CIRCUITS, VOL 31, NO. 12, DEC. 1996 sowie DE 42 09 536 C2 werden CMOS- Bildsensoren beschrieben, deren Ausgangssignale ein logarithmisches Abbild der auf die lichtempfindlichen Pixel auftreffenden Bestrahlungsleistung liefern. Die Ausgangskennlinien unterliegen jedoch im Betriebsspannungs-, Technologie- und Temperaturbereich Schwankungen, so daß eine Serienreproduzierbarkeit der Meßergebnisse nur unter eingeschränkten Randbedingungen gewährleistet ist. Untersuchungen zum Übertragungsverhalten dieser Empfänger und zu einer Kompensationsmöglichkeit der oben beschriebenen Einflußgrößen finden sich z.B. in „Ermittlung und Kompensation des Temperaturverhaltens eines optischen Signalaufnehmers“, Jochen Reiter, Diplomarbeit 1997, Institut für Netzwerk- und Systemtheorie, Universität Stuttgart.

Um besser verstehen zu können, welchen Abhängigkeiten ein Ausgangssignal derartiger HDRC-Bildsensoren unterliegt, wird nachfolgend das Übertragungsverhaltens eines HDRC-Bildaufnehmers kurz erläutert werden.

Die Ausgangskennlinie eines HDRC- Pixel lässt sich wie folgt beschreiben:

$$(1) \quad UAL = U_0 - VAL \cdot UT \cdot (\log (I_0/(I_e+I_{dark})) + \log KFPN))$$

Hierin bedeuten:

- UAL logarithmische Ausgangsspannung einer Pixelzelle
- U₀ Gleichspannungsarbeitspunkt einer Pixelzelle
(Betriebsspannungs- und Technologieparameter)
- V_{AL} interne Verstärkung einer Pixelzelle;
(Technologieparameter, Faktor für UT, liefert mV/dec Signalhub)
- U_T Temperaturspannung
- I₀ Zellinterner Sättigungsstromwert
(Betriebsspannungs- und Technologieparameter)
- I_e Photostrom in der Sensorzelle, der über den Parameter s mit der Bestrahlungsleistung für das Pixel [W/m²] korrespondiert
- I_{dark} thermisch generierter Dunkelstrom in der Sensorzelle, temperatur-, technologie- und geometrieabhängig begrenzt für höhere Temperaturen Arbeitsbereich im Dunklen
- s Empfindlichkeit eines Pixel [A*m²/W]
(Technologie- und Geometrieparameter)
- KFPN pixelbezogener Technologieparameter
(erzeugt „fixed pattern noise“, FPN)

Wie aus dieser Gleichung (1) entnehmbar ist, wird die auf einem Pixel auftreffende Bestrahlungsleistung im logarithmischen Maßstab abgebildet.

Die Beschreibung der Pixelübertragungskennlinie weist jedoch verschiedene Abhängigkeiten auf, die eine Bewertung der Bestrahlungsleistung ohne Kenntnis und Kompen-sation der technologiebedingten Einflußgrößen erschweren.

Kurze Beschreibung der Erfindung

Die der Erfindung zugrundeliegende Aufgabe besteht darin, das Temperaturverhalten dieser HDRC- Sensoren über einen großen Arbeitsbereich hinsichtlich Temperatur und Helligkeit genau zu erfassen und in Ableitung aus dem typischen Übertragungsverhalten einfache Kompensationsalgorithmen bzw. -maßnahmen zu entwickeln. Die dazu notwendigen Schaltungen sollen technologisch völlig kompatibel zu dem Schaltungskonzept dieser speziellen CMOS- Bildaufnehmer aufgebaut sein.

Die Lösung der Aufgabe ist im Anspruch 1 angegeben, der ein erfindungsgemäßes Verfahren zur Kompensation temperatur-, spannungs- sowie herstellungsbedingter Schwankungen bei CMOS-Bildsensoren zum Inhalt hat. Anspruch 5 betrifft eine Schaltungsanordnung zur Durchführung des Verfahrens. Den Erfindungsgedanken weiterbildende Merkmale sind Gegenstand der Unteransprüche.

Das erfindungsgemäße Verfahren zur Kompensation temperatur-, spannungs- sowie herstellungsbedingter Schwankungen bei CMOS-Bildsensoren, die mit Strahlung beaufschlägt werden und in Abhängigkeit der Bestrahlungsstärke elektrische Ausgangssignale generieren, die einer logarithmischen Kennlinie unterliegen zeichnet sich durch die Kombination der folgenden Verfahrensschritte aus:

- Mittels wenigstens zweier Referenz-CMOS-Sensoren, die auf gleichem Temperaturniveau gehalten werden, wie die zu kompensierenden CMOS-Bildsensoren, jedoch nicht bestrahlt werden, werden zwei Refenzsignale generiert, von denen einer einem Referenz-Dunkelwert und der andere, durch Beaufschlagen mittels elektrischem Strom, einem Referenz-Hellwert entspricht. Die generierten Renferenzsignale werden getrennt voneinander derart verstärkt, daß die Verstärkungsbedingungen identisch mit der Verstärkung der zu kompensierenden Ausgangssignale sind.
Die Refenzsignale, mit einem zu den elektrischen Ausgangssignalen der zu kompensierenden CMOS-Bildsensoren identischen Temperaturgang,

werden einem A/D-Umsetzer zugeführt. In einer Speichereinheit ist für jeden einzelnen zu kompensierenden CMOS-Bildsensorpunkt wenigstens ein Korrekturwert abgespeichert, der zur Kompensation herstellungsbedingter Schwankungen geeignet ist und zur Korrektur auf das jeweilige zu kompensierende Ausgangssignal beaufschlagt wird, so daß FPN (=fixed pattern noise)-korrigierte Ausgangssignale gewonnen werden.

Die FPN-korrigierten Ausgangssignale sowie die erhaltenen Referenzsignalen werden dem A/D-Wandler zugeführt, in dem die Ausgangssignale des CMOS-Bildsensors kompensiert und in digitale Signale umgesetzt werden.

Die erfindungsgemäße Schaltungsanordnung gemäß Anspruch 5 dient der Durchführung des Verfahrens.

Zur Abdeckung des Bereiches auf einem Bildsensor-Chip, auf dem die Referenzsenoren untergebracht sind, wird eine Metallisierungs-Schicht verwendet. Die optisch dichten Referenzpixelzellen, die einen zu den lichtempfindlichen Pixelzellen vergleichbaren, vorzugsweise identischen Aufbau besitzen, und die eine definierte externe Einspeisung von Strömen zulassen, bilden eine exakte „Photostromgenerierung“ entsprechend einem definierten Bestrahlungspegel nach.

Diese Referenzpixelzellen können sowohl als einzelne Elemente oder als Verbund ausgelegt sein, um über Mittelung mehrerer, gleich angeregter Pixel einen repräsentativen Referenzwert zu erreichen.

Die Übertragungsgleichung des Referenzpixels, das den Hellwert liefert kann wie folgt beschrieben werden:

$$(2) \quad UAR = U_0 - VAR \cdot UT \cdot (\log(I_0/(I_{set} + I_{dark})) + \log KFPN)$$

UAR logarithmische Ausgangsspannung einer Referenz-Pixelzelle

VAR interne Verstärkung einer Referenzpixelzelle

Iset von außen in die Referenzpixelzelle eingeprägter „Photostrom“

Die Referenzpixelzelle für den Dunkelwert benötigt hingegen keinen externen Stromzugang, vielmehr wird die Referenzspannung durch den temperaturabhängigen Dunkelstrom bestimmt.

Prinzipiell kann der durch das Fix-Pattern-Noise (FPN) für jede Zelle zu korrigierende Offset gegen den direkten Ausgangswert der Dunkelreferenz ermittelt werden.

Eine Anpassung des Dunkelreferenzwertes mit einer Offset-Korrekturschaltung analog zu der für alle Bildzellen durchgeführten Korrektur bietet den Vorteil, durch eine Anpassung der Dunkelwertspannung UTK(dark) an die Verteilung der FPN-Offsets mit einer minimalen Bitbreite für den digitalen Korrekturwert arbeiten und damit Speicherplatz sparen zu können. Ist neben der Dunkelwert-Referenz auf dem Chip mindestens ein weiteres Element integriert, das mit einem eingeprägten Strom Iset einen sinnvoll nutzbaren Hellwert darstellt, kann über die Differenz zweier Referenzausgangsgrößen der Referenzspannungsbereich (full-scale) eines zur Wandlung eingesetzten AD- Umsetzers abgeleitet werden:

$$(3) \quad \Delta UAR = VAR * UT * (\log(IH/ID) + \log(KFPNH/KFPND))$$

IH Photostrom in der Sensorzelle, die den Hellwert liefert

ID Photostrom in der Sensorzelle , die den Dunkelwert liefert

KFPNH pixelbezogener Technologieparameter für Sensorzelle die den Hellwert liefert

KFPND pixelbezogener Technologieparameter für Sensorzelle die den Dunkelwert liefert

Gleichung (3) läßt erkennen, daß durch die Differenzbildung die Parameter U0 und I0 nicht mehr für eine Auswertung relevant sind. Die Differenz der Ausgangsspannungen zweier Referenzquellen erzeugt das lineare Abbild der Chiptemperatur und somit eine lineare Temperaturabhängigkeit der Referenzspannung am AD- Umsetzer.

Technologisch bedingte Arbeitspunkte und deren Schwankungen werden durch die Differenzbildung eliminiert.

Kurze Beschreibung der Zeichnungen

Die Erfindung wird anhand eines Ausführungsbeispiels unter Bezugnahme auf die nachstehenden Figuren näher beschrieben. Es zeigen:

Fig. 1 Prinzipschaltbild einer Schaltungsanordnung,

Fig. 2 Prinzipschaltbild einer erweiterten Videoverstärkerschaltung sowie

Fig. 3 Prinzipschaltbild einer Korrekturschaltung mit digitalem Eingang.

Darstellung von Ausführungsbeispielen

Die in Fig. 1 dargestellte Schaltungsanordnung weist einen zu kompensierenden Bildsensor 1 auf, der temperatur- spannungs- sowie herstellungsbestimmten Schwankungen unterworfen ist. Das Ausgangssignal des zu kompensierenden Bildsensors 1 wird nachfolgend mit einer Verstärkereinheit 2 verstärkt und über einen Spaltendecoder 3 einem Videoverstärker 4 zugeführt. Zur Generierung der gewünschten Referenzwerte ist zum einen ein Referenzsensor 5 vorgesehen, der über eine externe Stromversorgung verfügt, so daß das Ausgangssignal des Referenzsensors 5 einem definierten Bestrahlungspegel entspricht. Der auf diese Weise erzeugte Hellwert wird mittels eines Verstärkers 6 mit der Hellwertspannung UTKH an einen A/D-Wandler 10 angelegt.

Zur Erzeugung eines entsprechenden Dunkelreferenzwertes dient ein Referenzsensor 7, der identisch zum Referenzsensor 5 auf gleichem Temperaturniveau liegt, jedoch nicht extern mit einem entsprechenden Steuerstrom zur Erzeugung eines definierten Bestrahlungspegels beaufschlagt wird. Der von dem Referenzsensor 7 abgegebene Referenzdunkelwert wird ebenfalls über einen Verstärker 8 verstärkt und zusammen mit einer Korrekturspannung U (KFPND), die einem pixelbezogenen Technologieparameter entspricht, einer Korrekturschaltung 9 zugeführt, an deren

Ausgang eine korrigierte Dunkelwertspannung UTKD anliegt, die an einem Eingang am A/D-Wandler 10 zugeführt wird.

Aus einer nicht in der Fig. 1 dargestellten Speichereinheit werden zur Kompensation von herstellungsbedingten Schwankungen der einzelnen Bildsensoren Korrekturwerte mit einer Bitbreite von M an eine D/A-Umsetzereinheit angelegt, die diesen Wert in die entsprechende Korrekturspannung U(KFPN) umsetzt. Die Korrekturspannung wird einer zusätzlichen Differenzeingangsstufe des Videoverstärkers 4 zugeführt. Damit wird das Ausgangssignal des Bildsensorarrays (das Videosignal) um die für jeden Bildpunkt individuell gegebene Offset-Spannung kompensiert, die durch Schwankungen einzelner Technologieparameter verursacht wird.

Eine beispielhafte Lösung für die in Figur. 1 gezeigte Funktionsgruppe eines Video-Verstärkers mit analogem Offset-Korrektureingang ist in Fig. 2 dargestellt. Die beiden rechten Zweige stellen eine reguläre Folded-Cascode-Schaltung dar, die in der CMOS-Verstärkertechnik bekannt ist (siehe z.B. K.R. Laker and W.M.C. Sansen, „Design of Analog Integrated Circuits and Systems“, McGraw-Hill, 1994, Seite 588). Der linke Zweig, der als zusätzliche Differenzstufe mit einer Verstärkung kleiner als 1 ausgelegt ist, bewirkt bei Anlegen der Korrekturspannungswerte die gezielte Beaufschlagung des Videosignals mit einem Offset. Der invertierende Eingang dieser zusätzlichen Differenzstufe wird auf einen Referenzpegel, typischerweise VDD/2, gelegt, an den nicht-invertierenden Eingang wird das aus dem A/D-Umsetzer gebildete FPN-Korrektursignal angelegt, das einen symmetrisch um VDD/2 liegenden Spannungsbereich von einigen 100 mV umfaßt. Der genaue Hub dieses Signals leitet sich aus der Streuung der zu korrigierenden Offset-Fehler (FPN) der einzelnen Bildpixel und aus der Verstärkung der zusätzlichen Differenzeingangsstufe ab.

Bias1 und Bias2 sind hierbei extern generierte Biasspannungen für die Einstellung der Stromquellen in der differenziellen Haupt-Eingangsstufe sowie für die zusätzliche Eingangsstufe, die mit den Signalen aux_inn bzw. Aux_inp beaufschlagt

werden. f_C ist der Ausgangsknoten, der auf eine nachfolgende Treiberstufe geführt ist. Die anderen Namen in diesem Bild stellen interne Knotenbezeichnungen dar.

Die Figur 3 zeigt eine schaltungstechnische Lösung für die im Videoverstärker durchzuführende FPN-Korrektur mit minimalem Bauelementeaufwand. Die in der Fig. 2 gezeigte zusätzliche Differenzeingangsstufe, die eine zusätzliche Einspeisung von Strömen in die Knoten $casc1$ und $casc2$ der Folded-Cascode-Verstärkerschaltung bewirkt, wird hier durch eine Reihe binär gewichteter Stromquellen ersetzt. Die Stromquelle mit dem kleinsten definierten Strom wird durch das niederwertigste Bit (Least Significant Bit) angesteuert.

Je nach Wert des Vorzeichenbits des Korrekturwertes wird der zusätzliche Strom in $casc1$ oder $casc2$ eingespeist und bewirkt einen positiven oder negativen Offset auf dem Videosignal. Der Betrag der Offsetspannung hängt linear mit der Stromstärke zusammen, die durch Öffnen und Schließen der Schalter unter den jeweiligen Stromquellen eingestellt werden. Die einzelnen Schalterpositionen werden direkt durch die abgespeicherten Korrekturwerte bestimmt. Damit entfällt der Zwischenschritt der Generierung einer Korrekturspannung über einen A/D-Umsetzer, die wiederum über die zusätzliche Differenzeingangsstufe in Ströme umgesetzt werden muß. Die in der Figur 3 dargestelltem Differenzeingangsstufe entspricht der Haupt-Differenzeingangsstufe der Folded-Cascode-Schaltung in Figur 2 (mittlerer Zweig).

Besonders bemerkenswert ist die Ausbildung des internen Video-Verstärkers 4 mit der zusätzlichen Differenzeingangsstufe 4', respektive als Satz geschalteter Stromquellen in binärer Staffelung, so daß die Offset-Korrektur on-Chip im analogen Signalpfad vorgenommen werden kann. Die Verstärkung dieses zusätzlichen Zweiges ist deutlich kleiner 1 ausgelegt, die Eigenschaften des ursprünglichen Verstärkungs zweiges über die große Differenzeingangsstufe werden durch die zusätzliche Bau gruppe nicht beeinträchtigt. Das originale Videosignal wird in dieser Schaltung mit einem definierten, für jedes Pixel separat einstellbaren Offset beaufschlagt. Der Nutzen liegt darin, daß der Wandelbereich des nachfolgenden A/D-Umsetzers auf den tatsächlichen Videosignalhub eingeschränkt werden kann, während bei einer Kor-

rektur über die digitalen Bilddaten eine größere Bitzahl zur Abdeckung des Korrekturbereichs vorgesehen werden muß.

Bei einer Auslegung der Video-Verstärkerschaltung entsprechend Fig. 2 müssen die analogen Korrekturwerte extern mittels eines D/A-Umsetzers aus den im ROM abgelegten FPN-Korrekturdaten für das jeweils aktuell adressierte Pixel erzeugt werden.

Beide Gate-Anschlüsse der zusätzlichen Differenzeingangsstufe sind dabei auf externe Anschlüsse geführt, der Referenzeingang wird intern auf die halbe Versorgungsspannung vorbelegt. Der Referenzspannungswert kann über ein direkt angeschlossenes Pad von außen überprüft und gegebenenfalls durch eine externe Spannungsquelle definiert werden.

Die Korrekturwerte können z.B. durch einen Abgleich der Ausgangswerte bei einheitlicher Beleuchtung (oder vollständiger Abdunklung) des Sensorchips ermittelt werden. Dabei sollte zuerst mittels eines Histogramms der Schwerpunkt der Graustufen bestimmt werden, um den möglichen Abgleichsbereich von ca. ± 60 mV vollständig ausnutzen zu können. Der Abgleich kann iterativ für jedes Pixel vorgenommen werden, indem das Korrektursignal solange nachgeführt wird, bis der Ausgang den Zielwert erreicht. Der Korrekturwert sollte in einem Bereich von $2.5\text{ V} \pm 0.5$ liegen. Das Korrektursignal sollte beim Abgleich mit dem D/A-Umsetzer generiert werden, der später im Betrieb eingesetzt wird.

PATENTANSPRÜCHE

1. Verfahren zur Kompensation temperatur-, spannungs- sowie herstellungsbedingter Schwankungen bei CMOS-Bildsensoren, die mit Strahlung beaufschlagt werden und in Abhängigkeit der Bestrahlungsstärke elektrische Ausgangssignale generieren, die einer logarithmischen Kennlinie unterliegen, dadurch gekennzeichnet,
 - daß mittels wenigstens zweier Referenz-CMOS-Sensoren, die auf gleichem Temperaturniveau gehalten werden, wie die zu kompensierenden CMOS-Bildsensoren, jedoch nicht bestrahlt werden, zwei Referenzsignale generiert werden, von denen einer einem Referenz-Dunkelwert und der andere, durch Beaufschlagen mittels elektrischem Strom, einem Referenz-Hellwert entspricht,
 - daß die generierten Referenzsignale getrennt voneinander derart verstärkt werden, daß die Verstärkungsbedingungen identisch mit der Verstärkung der zu kompensierenden Ausgangssignale sind,
 - daß die Referenzsignale mit einem zu den elektrischen Ausgangssignalen der zu kompensierenden CMOS-Bildsensoren identischen Temperaturgang einem A/D-Wandler zugeführt werden,
 - daß in einer Speichereinheit für jeden einzelnen zu kompensierenden CMOS-Bildsensorpunkt wenigstens ein Korrekturwert abgespeichert ist, der zur Kompensation herstellungsbedingter Schwankungen geeignet ist und zur Korrektur auf das jeweilige zu kompensierende Ausgangssignal beaufschlagt wird, so daß FPN (=fixed pattern noise)-korrigierte Ausgangssignale gewonnen werden, und
 - daß die FPN-korrigierten Ausgangssignale sowie die erhaltenen Referenzsignale dem A/D-Wandler zugeführt werden, in dem die Ausgangssignale des CMOS-Bildsensors kompensiert und in digitale Signale umgesetzt werden.

2. Verfahren nach Anspruch 1,
dadurch gekennzeichnet, daß zur Generierung des Referenz-Hellwertes ein Referenz-CMOS-Sensor mit externem elektrischen Strom beaufschlagt wird, der eine exakte Photostromgenerierung entsprechend einer definierten Bestrahlungsstärke nachbildet.
3. Verfahren nach Anspruch 1 oder 2,
dadurch gekennzeichnet, daß zum Erhalt des Referenz-Dunkel- und Hellwertes eine Vielzahl von Referenz-CMOS-Sensoren verwendet wird, über deren Referenzsignale gemittelt wird.
4. Verfahren nach einem der Ansprüche 1 bis 4,
dadurch gekennzeichnet, daß durch Anlegen der Referenzsignale an den A/D-Wandler mittels dynamischer Nachführung der vollständige, nutzbare Umsetzungsbereich des A/D-Wandlers genutzt wird
5. Schaltungsanordnung zur Kompensation temperatur-, spannungs- sowie herstellungsbedingter Schwankungen bei CMOS-Bildsensoren, die mit Strahlung beaufschlagt werden und in Abhängigkeit der Bestrahlungsstärke elektrische Ausgangssignale generieren, die einer logarithmischen Kennlinie unterliegen,
dadurch gekennzeichnet, daß zusätzlich zu dem zu kompensierenden CMOS-Bildsensor wenigstens zwei, von der Bestrahlung abgedeckte Referenz-CMOS-Sensoren vorgesehen sind, die auf gleichem Temperaturniveau liegen, wie die zu kompensierenden CMOS-Bildsensoren und zwei Referenzsignale generieren, von denen einer einem Referenz-Dunkelwert und der andere, durch Beaufschlagen eines auf einen Referenz-CMOS-Sensor einwirkenden elektrischen Stromes, einem Referenz-Hellwert entspricht,
daß jedem Referenz-CMOS-Sensor eine Verstärkereinheit nachgeschaltet ist, die jeweils identisch einer, die zu kompensierenden Ausgangssignalen vorgesehenen Verstärkereinheit ist,
daß eine Speichereinheit vorgesehen ist, in der für jeden einzelnen zu kompensierenden CMOS-Bildsensorpunkt wenigstens ein Korrekturwert abgespeichert ist, der

zur Kompensation herstellungsbedingter Schwankungen geeignet ist und zur Korrektur auf das jeweilige zu kompensierende Ausgangssignal beaufschlagt wird, so daß sogenannte FPN (=fixed pattern noise)-korrigierte Ausgangssignale gewonnen werden, und

daß ein A/D-Wandler vorgesehen ist, der die kompensierten Ausgangssignale in digitale Signale umsetzt.

6. Schaltungsanordnung nach Anspruch 5,

dadurch gekennzeichnet, daß eine Korrektureinheit vorgesehen ist, in der die Korrekturwerte aus der Speichereinheit und die Ausgangssignale aus dem CMOS-Bildsensor zusammengeführt werden und die Ausgangssignale FPN-korrigiert werden.

7. Schaltungsanordnung nach Anspruch 6,

dadurch gekennzeichnet, daß die Korrektureinheit eine Video-Verstärkerstufe mit einer zusätzlichen Differenzeingangsstufe ist.

8. Schaltungsanordnung nach Anspruch 7,

dadurch gekennzeichnet, daß die Verstärkung der zusätzlichen Differenzeingangsstufe kleiner 1 ist.

9. Schaltungsanordnung nach Anspruch einem der Ansprüche 5 bis 8,

dadurch gekennzeichnet, daß eine weitere unabhängige Korrekturschaltung zur Offset-Korrektur der Dunkel-Referenzwerte vorgesehen ist.

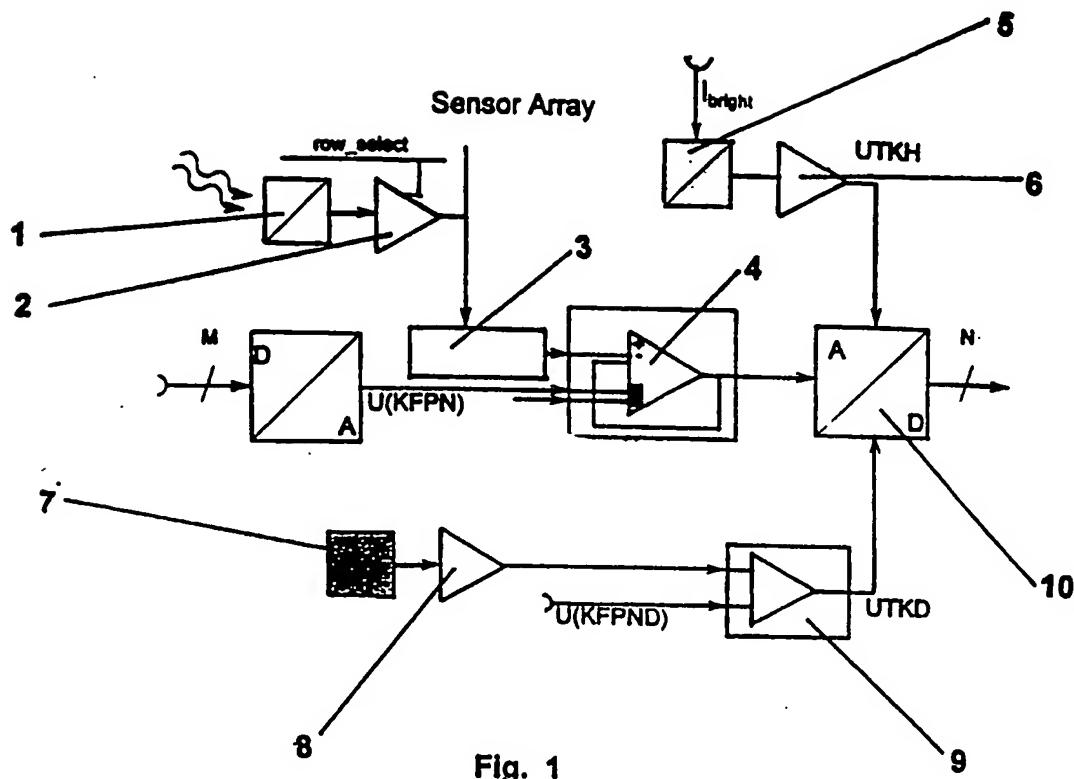


Fig. 1

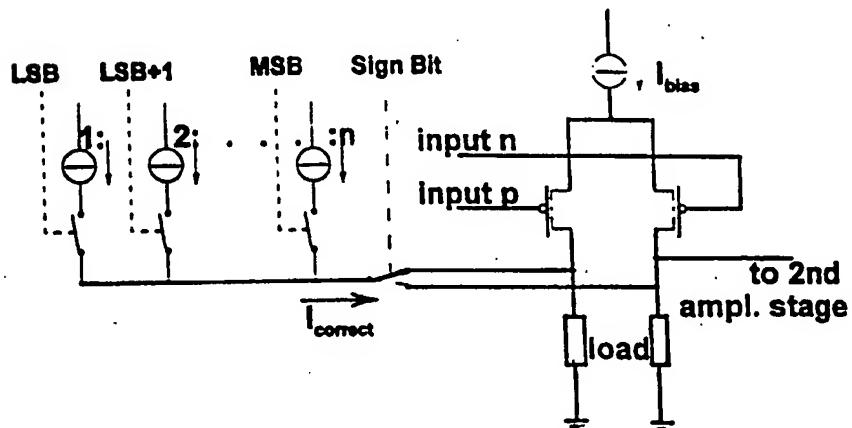


Fig. 3

2 / 2

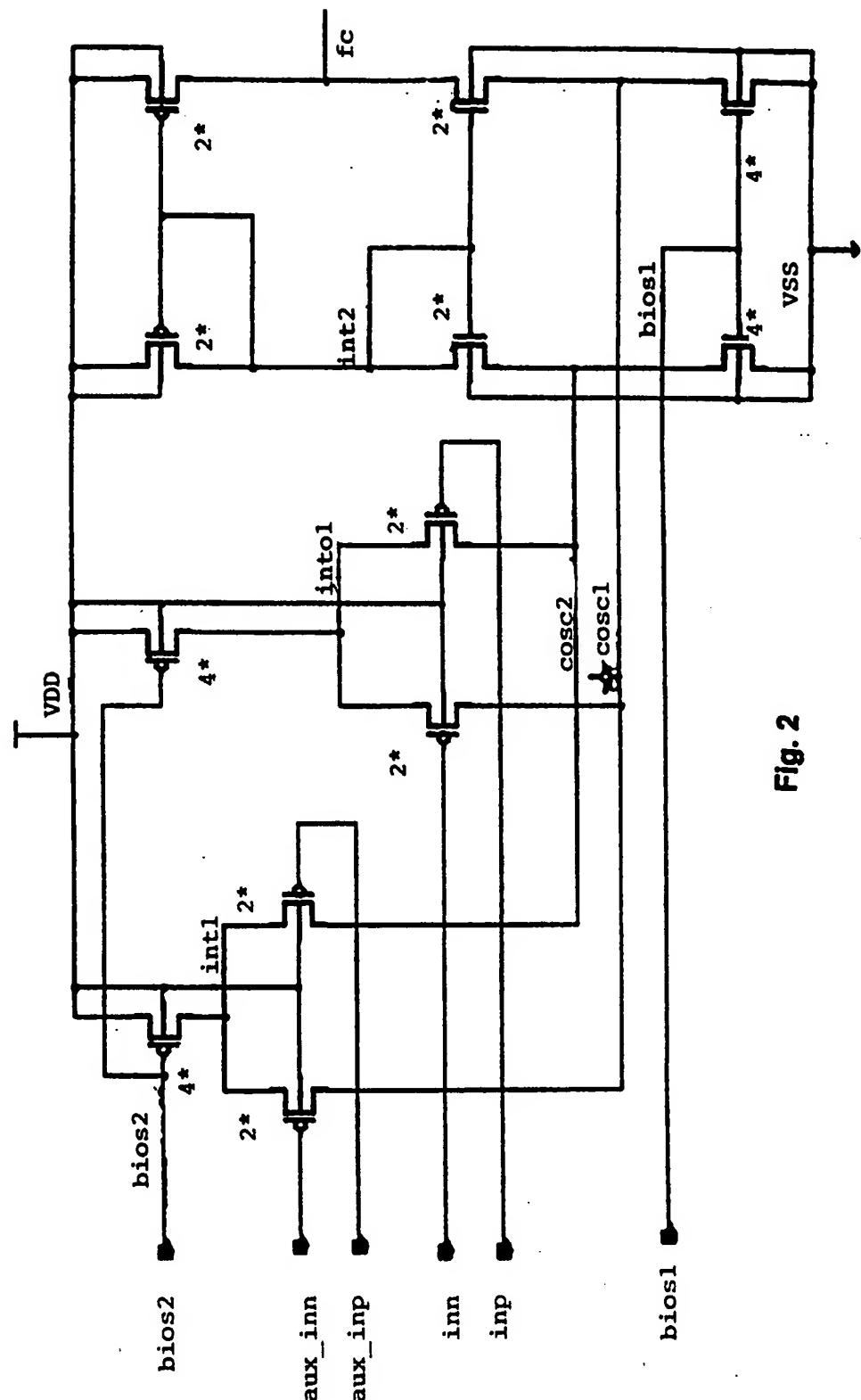


Fig. 2

INTERNATIONAL SEARCH REPORT

International Application No

PCT/DE 97/02528

A. CLASSIFICATION OF SUBJECT MATTER
IPC 6 H04N5/217 H04N3/15

According to International Patent Classification(IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC 6 H04N

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	EP 0 569 063 A (AGFA GEVAERT NV) 10 November 1993 see the whole document -----	1,5
A	EP 0 469 878 A (CANON KK) 5 February 1992 see the whole document -----	1,5
A	US 4 839 729 A (ANDO FUMIHIKO ET AL) 13 June 1989 see the whole document -----	1,5

Further documents are listed in the continuation of box C.

Patent family members are listed in annex.

* Special categories of cited documents :

- "A" document defining the general state of the art which is not considered to be of particular relevance
- "E" earlier document but published on or after the international filing date
- "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- "O" document referring to an oral disclosure, use, exhibition or other means
- "P" document published prior to the international filing date but later than the priority date claimed

- "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
- "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
- "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.
- "&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
22 April 1998	06/05/1998

Name and mailing address of the ISA
European Patent Office, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl.
Fax: (+31-70) 340-3016

Authorized officer

De Paepe, W

INTERNATIONAL SEARCH REPORT

Information on patent family members

International Application No

PCT/DE 97/02528

Patent document cited in search report	Publication date		Patent family member(s)	Publication date
EP 0569063 A	10-11-1993	JP US	7274000 A 5331428 A	20-10-1995 19-07-1994
EP 0469878 A	05-02-1992	JP DE DE US	5029593 A 69127731 D 69127731 T 5214272 A	05-02-1993 30-10-1997 12-02-1998 25-05-1993
US 4839729 A	13-06-1989	JP	63296478 A	02-12-1988

INTERNATIONALER RECHERCHENBERICHT

I. Internationales Aktenzeichen
PCT/DE 97/02528

A. KLASIFIZIERUNG DES ANMELDUNGSGEGENSTANDES
IPK 6 H04N5/217 H04N3/15

Nach der Internationalen Patentklassifikation (IPK) oder nach der nationalen Klassifikation und der IPK

B. RECHERCHIERTE GEBIETE

Recherchiertes Mindestprüfobjekt (Klassifikationssystem und Klassifikationssymbole)
IPK 6 H04N

Recherchierte aber nicht zum Mindestprüfobjekt gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen

Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)

C. ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
A	EP 0 569 063 A (AGFA GEVAERT NV) 10.November 1993 siehe das ganze Dokument	1,5
A	EP 0 469 878 A (CANON KK) 5.Februar 1992 siehe das ganze Dokument	1,5
A	US 4 839 729 A (ANDO FUMIHIKO ET AL) 13.Juni 1989 siehe das ganze Dokument	1,5

Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen

Siehe Anhang Patentfamilie

* Besondere Kategorien von angegebenen Veröffentlichungen :

"A" Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist

"E" älteres Dokument, das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist

"L" Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchebericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt)

"O" Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht

"P" Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist

"T" Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist

"X" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderischer Tätigkeit beruhend betrachtet werden

"Y" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfinderischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren anderen Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann nahelegend ist

"&" Veröffentlichung, die Mitglied derselben Patentfamilie ist

Datum des Abschlusses der internationalen Recherche	Absendedatum des internationalen Recherchenberichts
22.April 1998	06/05/1998
Name und Postanschrift der Internationalen Recherchenbehörde Europäisches Patentamt, P.B. 5818 Patentaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Tx. 31 651 epo nl. Fax: (+31-70) 340-3016	Bevollmächtigter Bediensteter De Paepe, W

INTERNATIONALER RECHERCHENBERICHT

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

Internationales Aktenzeichen

PCT/DE 97/02528

Im Recherchenbericht angeführtes Patentdokument	Datum der Veröffentlichung	Mitglied(er) der Patentfamilie		Datum der Veröffentlichung
EP 0569063 A	10-11-1993	JP	7274000 A	20-10-1995
		US	5331428 A	19-07-1994
EP 0469878 A	05-02-1992	JP	5029593 A	05-02-1993
		DE	69127731 D	30-10-1997
		DE	69127731 T	12-02-1998
		US	5214272 A	25-05-1993
US 4839729 A	13-06-1989	JP	63296478 A	02-12-1988